

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Hitoshi HIRAKAWA, et al.

Application No.:

Group Art Unit:

Filed: September 15, 2003

Examiner:

For: METHOD FOR DRIVING PLASMA DISPLAY PANEL AND PLASMA DISPLAY DEVICE

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2002-380904

Filed: December 27, 2002

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: September 15, 2003

By: 

H. J. Staas

Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年12月27日

出 願 番 号

Application Number:

特願2002-380904

[ST.10/C]:

[JP2002-380904]

出 願 人

Applicant(s):

富士通日立プラズマディスプレイ株式会社

2003年 6月 9日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎

出証番号 出証特2003-3044739

【書類名】 特許願

【整理番号】 0200165

【提出日】 平成14年12月27日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G09G 3/28

【発明の名称】 プラズマディスプレイパネルの駆動方法及びプラズマディスプレイ装置

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 平川 仁

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 田中 晋介

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 椎崎 貴史

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 西村 悟

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 金澤 義一

【特許出願人】

【識別番号】 599132708

【氏名又は名称】 富士通日立プラズマディスプレイ株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100100871

【弁理士】

【氏名又は名称】 土屋 繁

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003411

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイパネルの駆動方法及びプラズマディスプレイ装置

【特許請求の範囲】

【請求項 1】 1 画面の表示フィールドを複数のサブフィールドで構成し、該複数のサブフィールドのうち点灯を行うサブフィールドを組み合わせることにより階調表示を行い、各サブフィールドは少なくとも当該サブフィールドで点灯するセルを書き込むアドレス期間と書き込んだセルを発光するサステイン期間とを備えるプラズマディスプレイパネルの駆動方法であって、

1 表示フィールド内で点灯するすべてのセルを、当該表示フィールドを構成する前記複数のサブフィールドのうちの所定のサブフィールドで点灯することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】 前記所定のサブフィールドは、輝度比が最小のサブフィールドである請求項 1 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 3】 1 表示フィールドは、前記所定のサブフィールド以外に前記所定のサブフィールドと同じ輝度比のサブフィールドを有する請求項 1 又は 2 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 4】 前記所定のサブフィールドが、1 表示フィールド内の先頭のサブフィールドである請求項 1 から 3 のいずれか 1 項に記載のプラズマディスプレイパネルの駆動方法。

【請求項 5】 前記所定のサブフィールドは、前記アドレス期間の前に、全セルの書き込み放電を発生させる請求項 1 から 4 のいずれか 1 項に記載のプラズマディスプレイパネルの駆動方法。

【請求項 6】 前記全セルの書き込み放電を行うサブフィールドの直前のサブフィールドで、点灯したセルの残留電荷を消去するサブフィールドリセット放電を行う請求項 5 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 7】 前記所定のサブフィールドのアドレス期間におけるアドレスパルス及びスキャンパルスの幅は、他のサブフィールドのアドレス期間におけるアドレスパルス及びスキャンパルスの幅より広い請求項 1 から 6 のいずれか 1 項

に記載のプラズマディスプレイパネルの駆動方法。

【請求項 8】 前記所定のサブフィールドのアドレス期間におけるアドレスパルスの電圧は、他のサブフィールドのアドレス期間におけるアドレスパルスの電圧より大きい請求項 1 から 7 のいずれか 1 項に記載のプラズマディスプレイパネルの駆動方法。

【請求項 9】 前記所定のサブフィールドでは、前記アドレス期間と前記サステイン期間の間に、非点灯のセルの放電を抑制する処理を行う請求項 1 から 8 のいずれか 1 項に記載のプラズマディスプレイパネルの駆動方法。

【請求項 10】 プラズマディスプレイパネルと、該プラズマディスプレイパネルの駆動回路とを備え、

前記駆動回路は、請求項 1 から 9 のいずれか 1 項に記載の駆動方法で前記プラズマディスプレイパネルを駆動することを特徴とするプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイパネル（PDP）の駆動方法及び PDP 装置に関し、特に PDP の表示コントラストを向上する駆動方法に関する。

【0002】

【従来の技術】

図 1 は、PDP 装置の基本構成を示す図である。

【0003】

プラズマディスプレイパネル（PDP）1 は、2 枚のガラス基板に挟まれた放電空間に放電用のネオンガスやキセノンガスなどの混合ガスを満たし、基板に形成した電極間に放電開始電圧以上の電圧を印加することで放電を発生させ、放電により発生した紫外線により基板上に形成された蛍光体を励起発光させて表示を行う素子である。PDP には各種の構成が提案されているが、ここでは現在実用化されているもっとも一般的な AC 型・3 電極面放電型のパネルを例として説明を行う。

【 0 0 0 4 】

プラズマディスプレイパネル（PDP）1では、複数のX電極（サステイン電極）2とY電極（スキャン電極）3とを隣接して交互に配置し、X電極及びY電極の伸びる方向に垂直な方向に複数のアドレス電極（第3の電極）4を配置する。X電極とY電極の組、すなわち、X1とY1、X2とY2、…の間に表示ラインが形成され、各表示ラインとアドレス電極4の交差する部分に表示セル5が形成される。X電極とY電極は、合わせて表示電極と呼ばれる。

【 0 0 0 5 】

X電極は共通にX駆動回路7に接続され、同じ駆動信号が印加される。X駆動回路7には、後述する維持パルス、及びリセット／アドレス動作時に使用する電圧を発生する維持パルス回路8とリセット／アドレス電圧発生回路9が設けられている。Y電極は、それぞれY駆動回路10内に設けられたスキャン回路11に接続され、後述するアドレス期間には順次スキャンパルスが印加される。Y駆動回路10には、更に維持パルス及びリセット／アドレス電圧を発生する維持パルス回路12とリセット／アドレス電圧発生回路13が設けられている。アドレス電極は、アドレスドライバ6に接続され、アドレス動作時にはスキャンパルスに同期して、点灯セルと非点灯セルを選択するアドレス信号が印加される。

【 0 0 0 6 】

PDPでの放電は、オン又はオフの2値の状態しかとれないため、発光の回数を変えて階調を表示する。そのため、図2に示すように、1画面の表示に相当する1表示フィールドを、複数個のサブフィールドに分割する。各サブフィールドは、リセット期間、アドレス期間、維持放電期間（サステイン期間）より構成される。リセット期間は、前のサブフィールドでの点灯状態にかかわらず、すべての表示セルを均一な状態、例えば、壁電荷を消去した状態や壁電荷が一様に形成されている状態にするためのリセット動作が行われる。アドレス期間は、表示データに応じて表示セルのオン（点灯）やオフ（非点灯）の状態を決定するために、選択的な放電（アドレス放電）が行われ、点灯セルと非点灯セルの壁電荷を異なる状態にする。サステイン期間は、アドレス期間に選択された表示セルで繰返し放電が行われ、発光する。サステイン放電パルスの回数、つまりサステイン放

電パルスの周期が一定であればサステイン放電期間の長さは、それぞれのサブフィールドで異なっており、例えば、各サブフィールドの発光回数の比率を、1 : 2 : 4 : 8 : … という具合に設定し、各表示セル毎に階調に応じて発光させるサブフィールドを組み合わせれば、階調表示が行える。

【 0 0 0 7 】

図 3 は、従来の P D P 装置の各サブフィールドの駆動波形の典型例を示す図である。図示のように、リセット期間では、アドレス電極 A に 0 V を印加した状態で、Y 電極には電圧が 0 V から $V_s + V_w$ まで徐々に変化する傾斜波状のパルス m が印加され、X 電極には電圧が 0 V から $-V_s$ まで徐々に変化する傾斜波状のパルスが印加される。これにより、表示セルに蓄積された壁電荷にかかわらず全セルで放電が発生し、Y 電極に負の壁電荷が、X 電極に正の壁電荷が蓄積される。これを全セル書き込み放電（リセット放電）という。続いて、Y 電極には電圧が V_s から徐々に低下する傾斜波状の電荷制御パルス n が印加され、X 電極には電圧 V_s が印加され、書き込み放電で蓄積された Y 電極と X 電極の壁電荷が減少して、Y 電極および X 電極の壁電荷はほぼゼロになる。なお以下の説明では電圧がリニアに変化する傾斜波状のパルスを例として説明するが、リニアに変化しなくてもよい。

【 0 0 0 8 】

アドレス期間では、X 電極に電圧 V_s が印加され、Y 電極に 0 V を印加した状態で、Y 電極に電圧 $-V_s - V_y$ のスキャンパルスを順次印加し、スキャンパルスの印加に同期して点灯セルのアドレス電極 A にアドレス電圧 V_a を印加する。非点灯セルのアドレス電極には 0 V が印加される。スキャンパルスとアドレス電圧が印加された点灯セルではアドレス放電が発生して、Y 電極には正の壁電荷が蓄積され、X 電極には負の壁電荷が蓄積される。この場合の Y 電極と X 電極の壁電荷は、維持放電パルスが印加されると維持放電が発生する電荷量である。非点灯セルではアドレス放電は発生しないので、Y 電極と X 電極の壁電荷はほぼゼロのまま維持される。

【 0 0 0 9 】

サステイン放電期間では、アドレス電極に 0 V を印加した状態で、X 電極と Y

電極にサステインパルスとして電圧 V_s と $-V_s$ を交互に印加する。なお、最初に Y 電極に印加されるサステインパルスの電圧 $V_s + V_u$ とする。点灯セルでは、壁電荷による電圧がサステインパルスの電圧に重畳されて放電開始電圧を超えてサステイン放電が発生し、それにより電荷が移動して次のサステイン放電に必要な電荷が Y 電極と X 電極に蓄積される。すなわち、アドレス期間が終了した時点では、Y 電極に正の壁電荷が蓄積され、X 電極には負の壁電荷が蓄積されており、Y 電極を高側とする電圧が Y 電極と X 電極の間に印加されていることになる。従って、サステイン期間の最初にサステインパルスとして Y 電極に電圧 $V_s + V_u$ を印加し、X 電極に $-V_s$ を印加すると、それに上記の壁電荷による電圧が重畳されて放電開始電圧を超えてサステイン放電が発生する。サステイン放電に伴い正の電荷は Y 電極から X 電極に移動し、負の電荷は X 電極から Y 電極に移動して蓄積され、これが X 電極側を高側とする電圧を発生するのでサステイン放電が停止する。次に、サステインパルスとして Y 電極に $-V_s$ を印加し、X 電極に電圧 V_s を印加すると、壁電荷による X 電極側を高側とする電圧が重畳されるので、サステイン放電が発生する。サステイン期間には、これを繰り返す。なお、非点灯セルには電荷は蓄積されていないので、どちらの側にサステインパルスを印加しても放電は発生しない。

【 0 0 1 0 】

各サブフィールドは以上のような構成を有し、各サブフィールドの輝度の重み付けに応じてサステイン期間の長さ、すなわちサステインパルス数が異なる。10 個のサブフィールドのうち、点灯するサブフィールドを組み合わせることにより所望の階調が表示できる。

【 0 0 1 1 】

図 4 は、従来の PDP 装置の階調表示の例を示す図である。この例では、1 表示フィールドは 10 個のサブフィールド SF1 - SF10 で構成され、各サブフィールドは図示のような輝度比になっている。1 表示フィールドの先頭には、最小輝度比の SF1 が配置され、以下順に図示のような輝度比のサブフィールドが配置される。各階調レベルを表示する時には、図示のように点灯するサブフィールドを組み合わせる。ここでは、階調レベル 0 から 35 までしか示していないが

、この例では124階調レベルまで表示することが可能である。なお、この例では、4種類の輝度比について同じ輝度比のサブフィールドを2個ずつ設けることにより、同じ階調を表示する場合でも複数の組み合わせを可能にしている。これにより色偽輪郭を低減できる。

【0012】

以上、従来の典型的なPDP装置について説明したが、PDP装置には各種の方式がある。例えば、特開平9-160525号公報は、維持電極のすべての間を表示セルとして利用することにより、従来と同じ維持電極数で表示ライン数を2倍にしたPDP装置を開示している。本発明は、サブフィールド法で階調表示を行うPDP装置であれば、そのいずれにも適用可能であるが、ここではこれ以上の詳しい説明は省略する。

【0013】

AC型PDP装置では、サステイン期間の終了後点灯セル・非点灯セルでセルに蓄積された壁電荷の量や状態が異なる。そのため、次のサブフィールドでのアドレス放電が不安定になり、十分な動作マージンを確保するのが難しくなるという問題があった。そのため、AC型PDP装置では、上記のように各サブフィールドのリセット期間に全セル書き込み放電（リセット放電）を発生させて、各セルの壁電荷の均一化を行う。しかし、この全セル書き込み放電は、全セルで行われるため、非点灯セルでも点灯してしまい、その結果として背景輝度が高くなり、コントラスト比を著しく低下させるという問題を生じる。

【0014】

そこで、コントラスト比を向上させる各種の駆動方法が提案されている。

【0015】

特開2000-75835号公報は、リセット期間にY電極に印加されるパルスを電圧が徐々に変化する波形とすることにより、リセット期間における放電強度を低下させてコントラスト比を向上する駆動方法を開示している。

【0016】

特開平5-313598号公報は、1表示フィールドの先頭のサブフィールドでのみ全セル書き込み放電を行い、他のサブフィールドでは全セル書き込み放電

を行わない駆動方法を開示している。これにより、全セル書き込み放電の回数が低減されるのでコントラスト比が向上する。

【 0 0 1 7 】

特開平 3 - 2 1 9 2 8 6 号公報は、予備放電サブフィールドを設けて全セルで予備放電を発生させる駆動方法を開示している。

【 0 0 1 8 】

特開 2 0 0 2 - 7 2 9 6 1 号公報は、表示フィールドの先頭にリセット用サブフィールドを設けて、発光を行うセルに対してリセット用サブフィールドでリセット放電を発生させる駆動方法を開示している。

【 0 0 1 9 】

【特許文献 1】

特開平 9 - 1 6 0 5 2 5 号公報（段落 0 0 1 1 ～ 0 0 1 4、図 1 ～ 図 8）

【特許文献 2】

特開 2 0 0 0 - 7 5 8 3 5 号公報（図 1）

【特許文献 3】

特開平 5 - 3 1 3 5 9 8 号公報（図 2）

【特許文献 4】

特開平 3 - 2 1 9 2 8 6 号公報（第 1 図、第 2 図）

【特許文献 5】

特開 2 0 0 2 - 7 2 9 6 1 号公報（図 1 2、図 1 3）

【 0 0 2 0 】

【発明が解決しようとする課題】

従来技術のうちコントラスト比を改善するもっとも有効な駆動方法は、特開 2 0 0 0 - 7 5 8 3 5 号公報に開示された先頭のサブフィールドでのみリセット放電（全セル書き込み放電）を行い、他のサブフィールドではリセット放電を行わない方法である。しかし、この駆動方法には、次のような問題がある。

【 0 0 2 1 】

（1）先頭のサブフィールドでのみ全セル書き込み放電を行う場合、後のサブ

フィールドではこの放電からアドレス放電までの時間が長くなるため、すべてのサブフィールドでリセット放電を行う場合に比べて書き込み電圧を大きくする必要があり、駆動回路のコストが増加し、1回のリセット放電による背景輝度の増加が大きく、コントラスト比は十分に低減されない。

【 0 0 2 2 】

(2) 2番目以降のサブフィールドでは、前のサブフィールドで点灯したセルにはサステイン放電により形成された壁電荷が形成されているが、非点灯セルには先頭のサブフィールドでのリセット放電による壁電荷が形成されているだけであり、壁電荷の状態が異なる。そのため、この状態でアドレス放電を発生させると、セルによりアドレス放電が不安定になり、動作マージンの確保が難しくなるという問題がある。

【 0 0 2 3 】

(3) 各サブフィールドでは先頭のサブフィールドのリセット放電で形成された壁電荷を利用してアドレス放電が行われるが、非点灯のサブフィールドが続くセルでは、先頭のサブフィールドで壁電荷が形成されてからそれを利用するまでの時間が長くなり、プライミング効果が薄れる。そのため、終わりに近いサブフィールドで初めて点灯するセルでは、アドレス放電が正常に行えないという問題を生じる。また、この問題を解決するために、アドレス電圧を大きくする必要があり、駆動回路のコストが増加する。

【 0 0 2 4 】

(4) サステイン放電は周囲の非点灯セルにも放電拡散により影響を及ぼす。そのため、先頭のサブフィールドのリセット放電で形成された非点灯セルの壁電荷を維持するのが難しく、次のリセット放電に影響する。放電拡散を小さくするには、セル間の距離を大きくして逆スリット広くするかセル間に隔壁(リブ)を設けるように設計する必要があり、パネルの表示輝度の低下をもたらす。また、上記の特開平9-160525号公報に開示されたすべての維持電極間のスペースをセルとして利用するALIS方式では、逆スリット広くすることはできない。

【 0 0 2 5 】

先頭のサブフィールドでのみリセット放電を行う駆動方法は、以上のような問題点を有するため、逆スリットを広くできない高精細 PDP 装置には適用するのが難しい。また、ボックスリブ構造の PDP 装置は（３）や（４）の問題はないが、各セルをリブで囲って完全に分離するため書き込み電圧を高くする必要があり、駆動回路のコストが増加するという問題がある。

【 0 0 2 6 】

本発明は、以上のような問題の生じることなく高コントラストの PDP 装置を実現できる新しい駆動方法の実現を目的とする。

【 0 0 2 7 】

【課題を解決するための手段】

上記目的を実現するため、本発明のプラズマディスプレイパネルの駆動方法は、表示フィールド内で点灯するセルとまったく点灯しないセルに分け、点灯するセルは表示フィールド内の先頭に近い位置に配置される所定のサブフィールドですべて点灯することを特徴とする。階調表示レベルは、この所定のサブフィールドでの発光も考慮して設定する。

【 0 0 2 8 】

図 5 は、本発明の原理を説明する図である。1 表示フィールド内にサブフィールド S F 1, S F 2, S F 3, S F 4, …がこの順に配列されているとする。従来は、各サブフィールドは所定の階調レベルを表示するために組み合わせられ、先頭のサブフィールド S F 1 で点灯しないセルが後のサブフィールドで点灯する場合があった。これに対して、本発明の構成では、1 表示フィールドで点灯するサブフィールドがある場合には、かならず先頭のサブフィールド S F 1 で点灯する。リセット放電は、所定のサブフィールドのみで行い、他のサブフィールドでは行わないが、後述するように輝度比の大きなサブフィールドなどでもリセット放電を行うなどの変形例が可能である。これにより、従来の先頭のサブフィールドでのみリセット放電を行う場合と同じようにコントラスト比を改善した上で、更に以下のような利点がある。

【 0 0 2 9 】

（１）リセット放電（書き込み放電）よりサステイン放電で形成された壁電荷

の方が安定しているため、従来技術で生じた上記の問題は生じない。例えば、所定のサブフィールド以降のサブフィールドで点灯する場合、アドレス放電を行うセルはサステイン放電で形成された壁電荷を用いるため、高い書き込み電圧（リセット電圧）を必要としない。

【 0 0 3 0 】

例えば、図 5 の従来例において、4 行 2 列目のセルは S F 4 で初めて点灯する。そのため、S F 1 のリセット放電で形成された壁電荷を利用することになる。これに対して、本発明では、4 行 2 列目のセルは S F 1 で点灯しており、S F 4 で点灯する場合にはサステイン放電で形成された壁電荷を利用することになる。

【 0 0 3 1 】

(2) 1 表示フィールド内での点灯セルと非点灯セルを完全に区別するため、適当な処理によりそれぞれの壁電荷を所望の状態にすることができ、動作マージンを確保して安定な動作が可能になる。

【 0 0 3 2 】

(3) 書き込み放電（リセット放電）及びサステイン放電の両方のプライミング効果が利用できる。

【 0 0 3 3 】

以上のように、本発明のプラズマディスプレイパネルの駆動方法は、従来の駆動方法と同じようにコントラスト比が改善できると共に、従来技術で生じた問題を可決できる。

【 0 0 3 4 】

所定のサブフィールドは、例えば、輝度比が最小のサブフィールドであり、この場合は、所定のサブフィールドは先頭に配置する。また、先頭に最小輝度比のサブフィールドを配置し、2 番目に 2 番目の輝度比のサブフィールドを配置し、2 番目のサブフィールドを所定のサブフィールドとすることも可能であり、各種の変形例があり得る。

【 0 0 3 5 】

1 表示フィールドには、所定のサブフィールド以外に所定のサブフィールドと同じ輝度比のサブフィールドを更に設けることが望ましい。これにより、例えば

最小輝度比のサブフィールドが所定のサブフィールドであれば、所定のサブフィールドを点灯させるサブフィールドの組合せですべての階調レベルを表示できる。

【 0 0 3 6 】

所定のサブフィールドでは、アドレス期間の前に、全セルの書き込み放電を発生させるリセット期間を設けることが望ましい。また、所定のサブフィールドだけでなく、輝度重みの大きなサブフィールドについても、アドレス期間の前に、全セルの書き込み放電を発生させるリセット期間を設けることが望ましい。更に、所定のサブフィールドを 2 番目に配置する場合には、先頭の最小輝度比のサブフィールドにもリセット期間を設けることが望ましい。他のサブフィールドにはリセット期間を設ける必要はない。リセット期間では、全セルの書き込み放電を連続して 2 回以上発生させてもよい。

【 0 0 3 7 】

リセット期間を有するサブフィールドの直前のサブフィールドで、点灯したセルの残留電荷を消去するサブフィールドリセット放電を行うことが望ましい。

【 0 0 3 8 】

所定のサブフィールドにおいては、アドレス期間におけるアドレスパルスの幅を他のサブフィールドのアドレスパルスの幅より広くしたり、アドレスパルスの電圧を他のサブフィールドのアドレスパルスの電圧より大きくしたり、スキャンパルスの電圧を他のサブフィールドのスキャンパルスの電圧より大きくしたりすることが望ましい。

【 0 0 3 9 】

更に、所定のサブフィールドでは、アドレス期間とサステイン期間の間に、非点灯のセルの放電を抑制する処理を行うことが望ましい。この処理は、例えば、アドレス電極にアドレスパルスを印加すると共に、走査電極に傾斜波状のパルスを印加する処理である。この場合、傾斜波状のパルスの最終電位は、リセット期間における傾斜波状の電荷制御パルスの最終到達電位より低くする。

【 0 0 4 0 】

【発明の実施の形態】

本発明の実施例の P D P 装置は図 1 に示したような構成を有する。しかし、本発明はこれに限定されるものではなく、サブフィールド法により階調表示を行う P D P 装置であればどのようなものにも適用可能であり、例えば、特開平 9 - 1 6 0 5 2 5 号公報に開示された A L I S 方式の P D P 装置にも適用可能である。

【 0 0 4 1 】

図 6 は、本発明の第 1 実施例の P D P 装置におけるサブフィールド構成と階調レベルを実現するサブフィールドの組合せを示す図である。なお、ここでは、階調レベル 0 から 3 5 までしか示していないが、この構成により階調レベル 0 から 1 2 4 が表示できる。図 4 と比較して明らかなように、第 1 実施例のサブフィールド構成は、従来のサブフィールド構成の先頭に輝度比 1 のサブフィールドが加えられている点が従来例と異なる。従って、輝度比 1 のサブフィールドが 2 個設けられていることになる。2 番目の輝度比 1 のサブフィールド S F 2 は、他の位置に配置してもよい。

【 0 0 4 2 】

図示のように、先頭のサブフィールド S F 1 は、階調レベル 1 以上のすべての階調レベルを表示する際に点灯される。このように S F 1 をかならず点灯させても、輝度比 1 のサブフィールドが 2 個あるためにすべての階調レベルが表示可能である。従来例では奇数番目の階調レベルを表示する場合にのみ S F 1 を点灯し、偶数番目の階調レベルを表示する場合には S F 1 は点灯しないようにしていた。これに対して本実施例では、奇数番目の階調レベルを表示する場合には従来例と同様に先頭の S F 1 を点灯し、偶数番目の階調レベルを表示する場合には輝度比 1 の S F 2 と組み合わせて表示を行うことにより、S F 1 を常に点灯させることが可能である。例えば、階調レベル 2 を表示する時には S F 1 と S F 2 を点灯し、階調レベル 4 を点灯する時には S F 1 と S F 2 及び S F 7（輝度比 2）を点灯する。更に、階調レベル 3 2 を表示する場合には、S F 1 と S F 2 及び S F 4 - S F 7 を点灯する。従って、S F 2 以降のサブフィールドで点灯するセルは、すべて S F 1 で点灯したセルのみである。

【 0 0 4 3 】

図 7 は、第 1 実施例の S F 1 と S F 2 以降の駆動波形を示す図である。図示の

ように、S F 1 では、図 3 の従来例と同様にリセット期間を設けて全セル書き込み放電（リセット放電）を発生させ、その後、傾斜波状の電荷制御パルスを印加して壁電荷を調整する。その後アドレス期間に点灯するセルでアドレス放電を発生させて、サステイン放電に必要な壁電荷を形成する。更に、期間 N E において、X 電極に 0 V をアドレス電極に V_a を印加した状態で、Y 電極に 0 V から $-V_s$ に変化する傾斜状の波形 p を印加して、非選択セルの壁電荷を適正值に調整する。その後、サステイン期間に Y 電極と X 電極に交互に V_s と $-V_s$ を印加してサステイン放電を発生させる（最初のパルスは $V_s + v_u$ ）。

【 0 0 4 4 】

S F 2 では、リセット期間において S F 1 で行った全セル書き込み放電を発生させず、傾斜波状の電荷制御パルスのみを印加し、更に期間 N E を設けない。以降のサブフィールドは、S F 2 と同じでサステイン期間の長さのみが異なる。

【 0 0 4 5 】

このような駆動波形により、S F 2 以降に点灯するセルはすべて S F 1 で点灯したセルであり、S F 1 のサステイン放電で形成された壁電荷があるため、書き込み放電を行わなくても十分にアドレス放電を発生させることができる。従って、書き込み放電（リセット放電）の回数が減少するので、コントラスト比が向上する。

【 0 0 4 6 】

更に、S F 2 以降では S F 1 のサステイン放電で形成された壁電荷を利用してアドレス放電を発生させるため、S F 1 の書き込み放電を必要以上に高くする必要がない。前述のように、S F 1 で全セル書き込み放電を行う従来例の場合、S F 1 での全セル書き込み放電から後のサブフィールドでアドレス放電を行うまでの時間が長くなるため、すべてのサブフィールドで全セル書き込み放電を行う場合に比べて S F 1 での全セル書き込み放電の電圧を大きくする必要があった。これに対して、本実施例では、S F 1 のサステイン放電で形成された壁電荷を利用するので、S F 1 の書き込み放電の電圧はすべてのサブフィールドで全セル書き込み放電を行う場合と同程度でよい。従って、S F 1 で全セル書き込み放電を行う従来例に比べて、本発明の方が一層コントラスト比が改善される。

【 0 0 4 7 】

また、S F 1 ではその表示フィールドで点灯するすべてのセルが選択されてサステイン放電が行われる。従って、S F 1 で点灯しないセルはその表示フィールドで点灯することのないセルであり、非点灯セルの壁電荷を適正值に調整すれば、セル同士の相互干渉などを低減でき、後のサブフィールドで非点灯セルが誤って発光する可能性が低下するので、動作マージンが大きくなる。具体的には、非点灯セルにアドレスパルスとスキヤンパルスを印加しても放電しないようにすればよく、上記のように期間N E にアドレス電極に V_a を印加し、Y 電極に 0 V から $-V_s$ に変化する傾斜状の波形 p を印加する。ここで、波形 p の到達電位を傾斜波状の電荷制御パルス n のそれより低くすることが望ましい。

【 0 0 4 8 】

図 8 は、本発明の第 2 実施例の P D P 装置におけるサブフィールド構成と階調レベルを実現するサブフィールドの組合せを示す図である。図 6 と同様に、ここでは、階調レベル 0 から 6 7 までしか示していないが、この構成により階調レベル 0 から 2 4 7 が表示できる。ただし、一部の階調レベルは表示できない。図示のように、第 2 実施例のサブフィールド構成は、1 1 個のサブフィールドを有し、S F 1 が最小輝度比 1 を有し、S F 2 が輝度比 2 を有し、以下順に 6 4, 3 2, 1 6, 8, 4, 8, 1 6, 3 2, 6 4 の輝度比のサブフィールドが配置されている。図示のように、2 番目の S F 2 は、階調レベル 2 以上のすべての階調レベルを表示する際に点灯される。このため、階調レベル 4 や 5 などは表示できない。

【 0 0 4 9 】

図 9 は、第 2 実施例の S F 1 と S F 2 とそれ以降のサブフィールドの駆動波形を示す図である。図示のように、S F 1 の駆動波形は、リセット期間と、アドレス期間と、サステイン期間と、S F リセット期間 R が設けられている。リセット期間、アドレス期間及びサステイン期間は、図 3 の従来例の駆動波形と同じである。S F リセット期間 R では、点灯セルにおいてサステイン放電で生じた残留電荷を消去するために、Y 電極に負のパルス ($-V_s$) が印加される。

【 0 0 5 0 】

S F 2 の駆動波形は第 1 実施例の S F 1 の駆動波形と同じであり、S F 3 以降の駆動波形は第 1 実施例の S F 2 以降の駆動波形と同じである。

【 0 0 5 1 】

第 2 実施例では、1 表示フィールドで点灯するすべてのセルを S F 2 で点灯しており、S F 3 以降のサブフィールドについては第 1 実施例と同様に全セル書き込み放電を発生させる必要はない。第 2 実施例では S F 1 と S F 2 で全セル書き込み放電を発生させており、その分コントラスト比が低くなるが従来例に比べれば向上する。このように、本発明では若干の欠点が生じてもそれ以上の利点がある各種の変形例が可能である。

【 0 0 5 2 】

図 1 0 は、図 6 の第 1 実施例の駆動波形の変形例を示す図である。この変形例では、S F 1 におけるアドレスパルスの幅を他のサブフィールドのアドレスパルスの幅より広くし、アドレスパルスの電圧を他のサブフィールドのアドレスパルスの電圧より大きくしている。更に、S F 1 におけるスキャンパルスの幅を他のサブフィールドのスキャンの幅より広くし、スキャンパルスの電圧を他のサブフィールドのスキャンパルスの電圧より大きくしている。これにより、S F 1 において点灯するセルにおいて確実にアドレス放電を発生させることが可能になる。S F 2 以降のサブフィールドでは、S F 1 のサステイン放電で形成された壁電荷を利用するので、アドレスパルス及びスキャンパルスの幅が狭く、電圧が小さくても、アドレス放電は確実に発生する。これにより、1 表示フィールド全体ではアドレス期間が短縮できる。

【 0 0 5 3 】

図 1 1 は、図 6 の第 1 実施例の駆動波形の別の変形例を示す図である。この変形例では、S F 1 における全セル書き込み放電と傾斜波状の電荷制御パルスの印加を連続して 2 回行っている。すなわち、リセット期間を 2 回連続で設けている。全セル書き込み放電が 2 回行われることになるが、S F 1 でのアドレス放電の発生がより確実に行えるようになる。

【 0 0 5 4 】

なお、上記の実施例では S F 1 又は S F 1 と S F 2 にのみリセット期間を設け

る例を説明したが、更に輝度比の大きなサブフィールドにはリセット期間を設けてより確実にそのサブフィールドでのアドレス放電が行えるようにしてもよい。

【 0 0 5 5 】

(付記 1) 1 画面の表示フィールドを複数のサブフィールドで構成し、該複数のサブフィールドのうち点灯を行うサブフィールドを組み合わせるにより階調表示を行い、各サブフィールドは少なくとも当該サブフィールドで点灯するセルを書き込むアドレス期間と書き込んだセルを発光するサステイン期間とを備えるプラズマディスプレイパネルの駆動方法であって、

1 表示フィールド内で点灯するすべてのセルを、当該表示フィールドを構成する前記複数のサブフィールドのうちの所定のサブフィールドで点灯することを特徴とするプラズマディスプレイパネルの駆動方法。

【 0 0 5 6 】

(付記 2) 前記所定のサブフィールドは、輝度比が最小のサブフィールドである付記 1 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 5 7 】

(付記 3) 1 表示フィールドは、前記所定のサブフィールド以外に前記所定のサブフィールドと同じ輝度比のサブフィールドを有する付記 1 又は 2 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 5 8 】

(付記 4) 前記所定のサブフィールドが、1 表示フィールド内の先頭のサブフィールドである付記 1 から 3 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 5 9 】

(付記 5) 前記所定のサブフィールドは、前記アドレス期間の前に、全セルの書き込み放電を発生させる付記 1 から 4 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 0 】

(付記 6) 前記所定のサブフィールド及び輝度重みの大きなサブフィールドは、前記アドレス期間の前に、全セルの書き込み放電を発生させる付記 1 又は 2

に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 1 】

（付記 7） 前記所定のサブフィールドの前記全セルの書き込み放電を、連続して 2 回以上発生させる付記 5 又は 6 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 2 】

（付記 8） 前記全セルの書き込み放電を行うサブフィールドの直前のサブフィールドで、点灯したセルの残留電荷を消去するサブフィールドリセット放電を行う付記 5 から 7 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 3 】

（付記 9） 最小輝度比のサブフィールドを 1 表示フィールドの先頭に配置し、前記所定のサブフィールドを 1 表示フィールドの 2 番目に配置する付記 1 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 4 】

（付記 1 0） 前記所定のサブフィールドは、最小輝度比の次に小さな輝度比のサブフィールドである付記 9 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 5 】

（付記 1 1） 前記先頭のサブフィールド及び前記所定のサブフィールドは、前記アドレス期間の前に、全セルの書き込み放電を発生させる付記 9 又は 1 1 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 6 】

（付記 1 2） 前記先頭のサブフィールドで、点灯したセルの残留電荷を消去するサブフィールドリセット放電を行う付記 9 から 1 1 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 7 】

（付記 1 3） 前記所定のサブフィールドのアドレス期間におけるアドレスパルス及びスキャンパルスの幅は、他のサブフィールドのアドレス期間におけるアドレスパルス及びスキャンパルスの幅より広い付記 1 から 1 2 のいずれかに記載

のプラズマディスプレイパネルの駆動方法。

【 0 0 6 8 】

(付記 1 4) 前記所定のサブフィールドのアドレス期間におけるアドレスパルスの電圧は、他のサブフィールドのアドレス期間におけるアドレスパルスの電圧より大きい付記 1 から 1 3 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 6 9 】

(付記 1 5) 前記所定のサブフィールドのアドレス期間におけるスキャンパルスの電圧は、他のサブフィールドのアドレス期間におけるスキャンパルスの電圧より大きい付記 1 から 1 4 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 7 0 】

(付記 1 6) 前記所定のサブフィールドでは、前記アドレス期間と前記サステイン期間の間に、非点灯のセルの放電を抑制する処理を行う付記 1 から 1 5 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【 0 0 7 1 】

(付記 1 7) 前記非点灯のセルの放電を抑制する処理は、アドレス電極にアドレスパルスを印加すると共に、走査電極に時間と共に印加電圧の変化するパルスを印加する付記 1 6 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 7 2 】

(付記 1 8) 前記時間と共に印加電圧の変化するパルスの最終電位は、前記全セルの書き込み放電の後に印加される時間と共に印加電圧の変化する電荷制御パルスの最終到達電位より低い付記 5 又は 1 1 に記載のプラズマディスプレイパネルの駆動方法。

【 0 0 7 3 】

(付記 1 9) 階調表示レベルは、前記所定のサブフィールドでの点灯による輝度も考慮して決定される。

【 0 0 7 4 】

(付記 2 0) プラズマディスプレイパネルと、該プラズマディスプレイパネ

ルの駆動回路とを備え、

前記駆動回路は、付記 1 から 1 9 のいずれかに記載の駆動方法で前記プラズマディスプレイパネルを駆動することを特徴とするプラズマディスプレイ装置。

【 0 0 7 5 】

【発明の効果】

以上説明したように、本発明の駆動方法によれば、全セル書き込み放電の回数を低減してコントラスト比を向上させても表示ミスなどの発生しない高表示品質の P D P 装置が実現できる。

【図面の簡単な説明】

【図 1】

プラズマディスプレイ（P D P）装置の概略構成図である。

【図 2】

サブフィールド法による表示フィールドの構成を示す図である。

【図 3】

従来の駆動波形の例を示す図である。

【図 4】

従来の階調表示のサブフィールドの組合せを示す図である。

【図 5】

本発明の原理を説明する図である。

【図 6】

本発明の第 1 実施例の階調表示のサブフィールドの組合せを示す図である。

【図 7】

第 1 実施例の S F 1 と S F 2 の駆動波形を示す図である。

【図 8】

本発明の第 2 実施例の階調表示のサブフィールドの組合せを示す図である。

【図 9】

第 2 実施例の S F 1 と S F 2 と S F 3 の駆動波形を示す図である。

【図 1 0】

第 1 実施例の駆動波形の変形を示す図である。

【図 1 1】

第 1 実施例の駆動波形の別の変形を示す図である。

【符号の説明】

- 1 … プラズマディスプレイパネル
- 2 … X 電極
- 3 … Y 電極
- 4 … アドレス電極
- 5 … 表示セル
- 6 … アドレスドライバ
- 7 … X 駆動回路
- 8 … 維持パルス回路
- 9 … リセット／アドレス電圧発生回路
- 1 0 … Y 駆動回路
- 1 1 … スキャン回路
- 1 2 … 維持パルス回路
- 1 3 … リセット／アドレス電圧発生回路

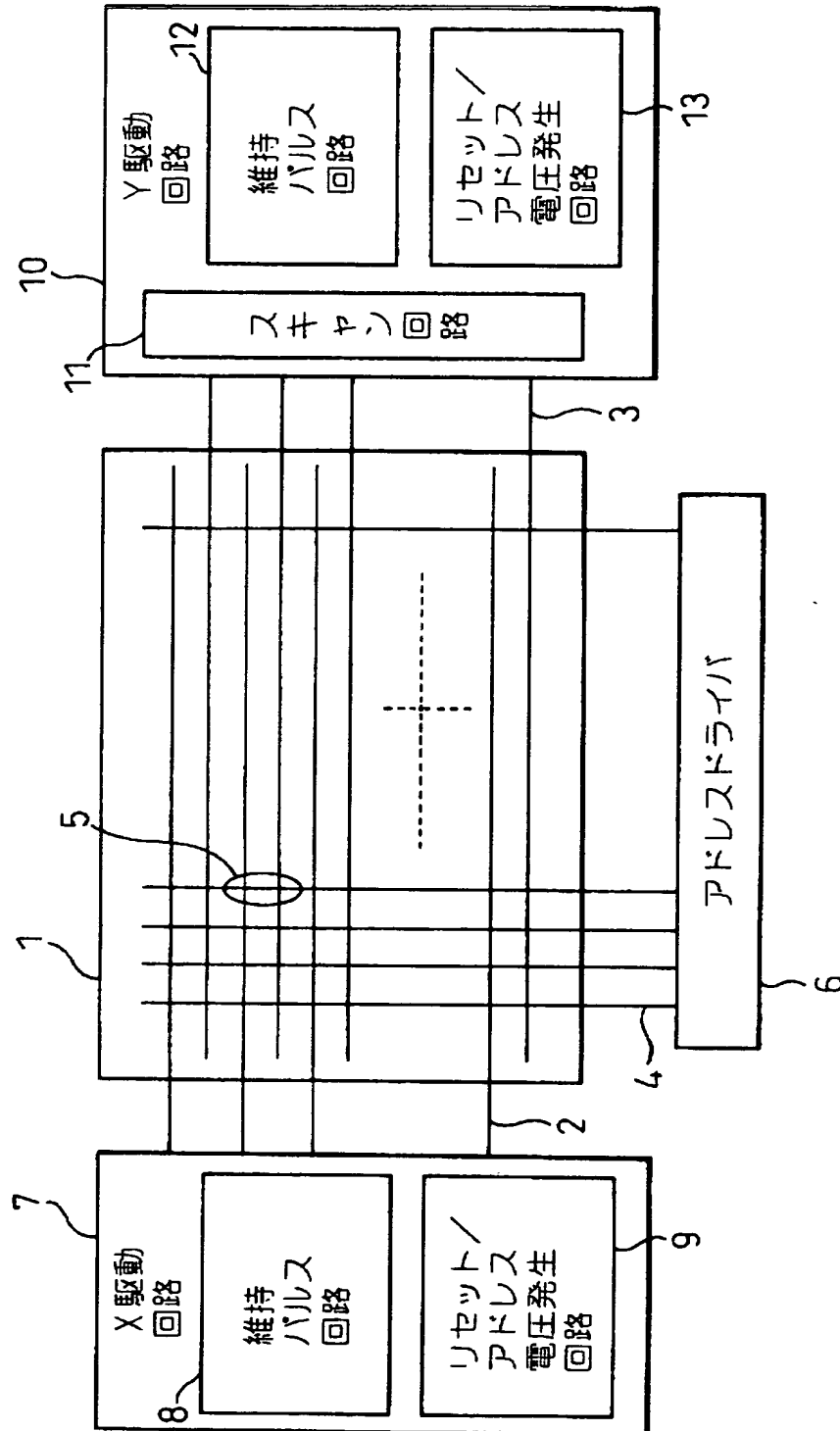
【書類名】

図面

【図 1】

図 1

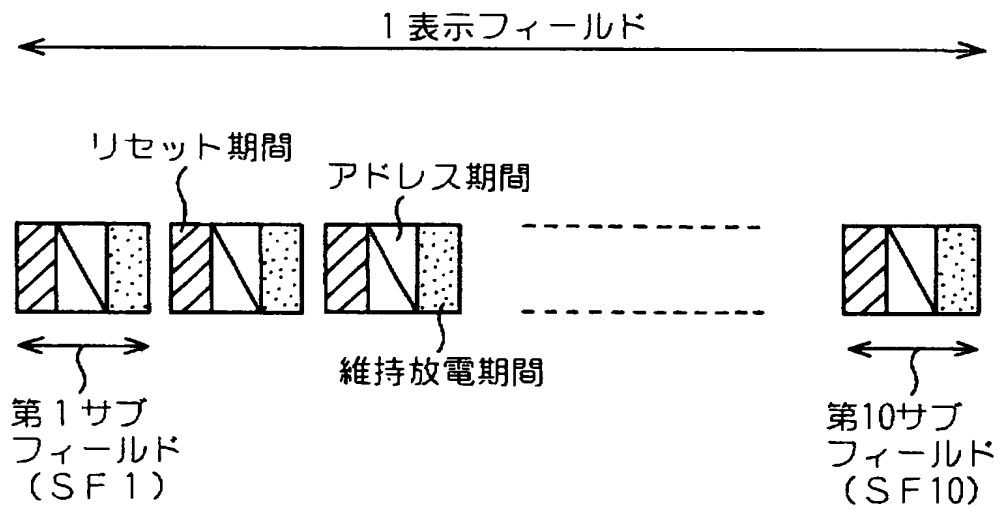
PDP装置の概略構成図



【図 2】

図 2

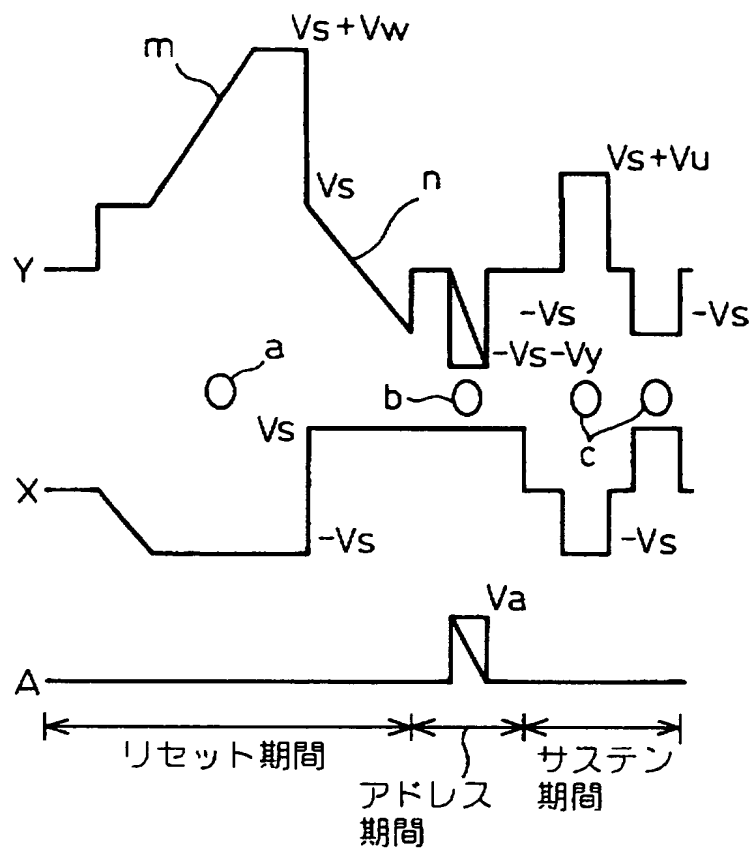
表示フィールドの構成を示す図



【図 3】

図 3

従来の駆動波形



【図 4】

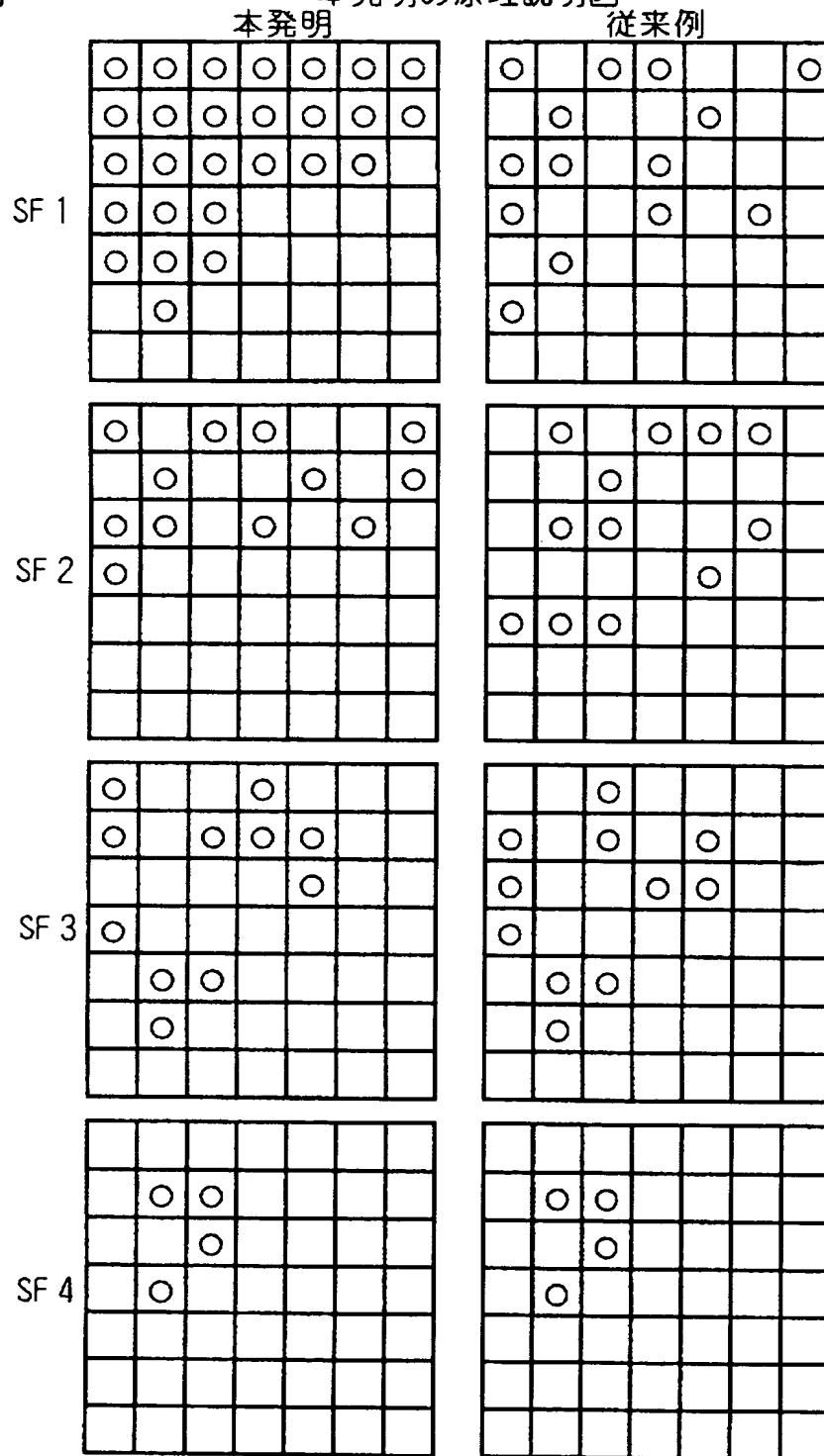
図 4 従来の階調表示例

階調	SF 1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	SF 9	SF10
	1	32	16	8	4	2	4	8	16	32
0										
1	○									
2						○				
3	○					○				
4					○					
5	○				○					
6					○	○				
7	○				○	○				
8				○						
9	○			○						
10				○		○				
11	○			○		○				
12				○	○					
13	○			○	○					
14				○	○	○				
15	○			○	○	○				
16			○							
17	○		○							
18			○			○				
19	○		○			○				
20			○		○					
21	○		○		○					
22			○		○	○				
23	○		○		○	○				
24			○	○						
25	○		○	○						
26			○	○		○				
27	○		○	○		○				
28			○	○	○					
29	○		○	○	○					
30			○	○	○	○				
31	○		○	○	○	○				
32		○								
33	○	○								
34		○				○				
35	○	○				○				

【図 5】

図 5

本発明の原理説明図



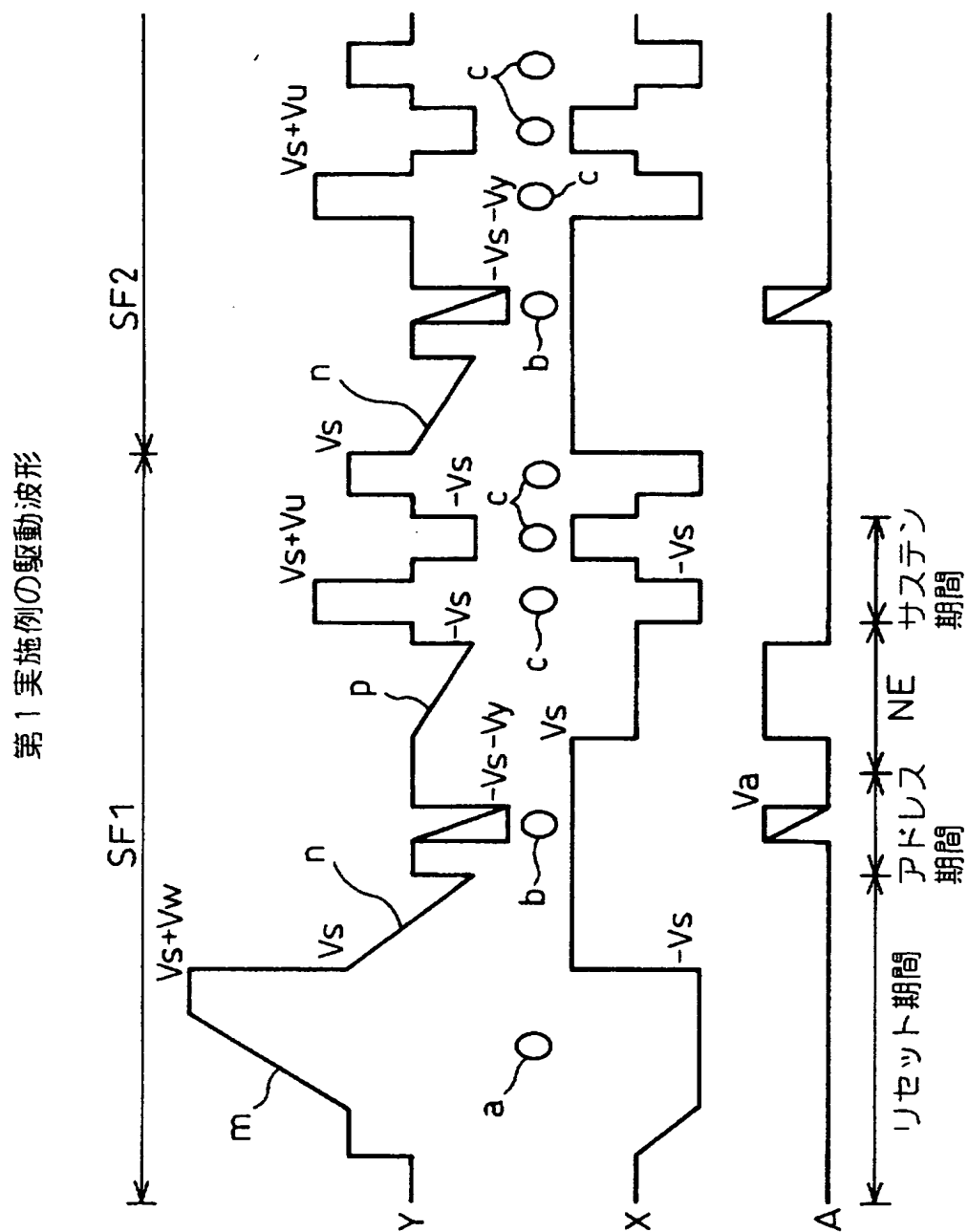
【図 6】

図 6 本発明の第 1 実施例における階調表示

階調	SF 1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	SF 9	SF10	SF11
	1	1	32	16	8	4	2	4	8	16	32
0											
1	○										
2	○	○									
3	○						○				
4	○	○					○				
5	○					○					
6	○	○				○					
7	○					○	○				
8	○	○				○	○				
9	○				○						
10	○	○			○						
11	○				○		○				
12	○	○			○		○				
13	○				○	○					
14	○	○			○	○					
15	○				○	○	○				
16	○	○			○	○	○				
17	○			○							
18	○	○		○							
19	○			○			○				
20	○	○		○			○				
21	○			○		○					
22	○	○		○		○					
23	○			○		○	○				
24	○	○		○		○	○				
25	○			○	○						
26	○	○		○	○						
27	○			○	○		○				
28	○	○		○	○		○				
29	○			○	○	○					
30	○	○		○	○	○					
31	○			○	○	○	○				
32	○	○		○	○	○	○				
33	○		○								
34	○	○	○								
35	○		○				○				

【图 7】

图 7



【図 8】

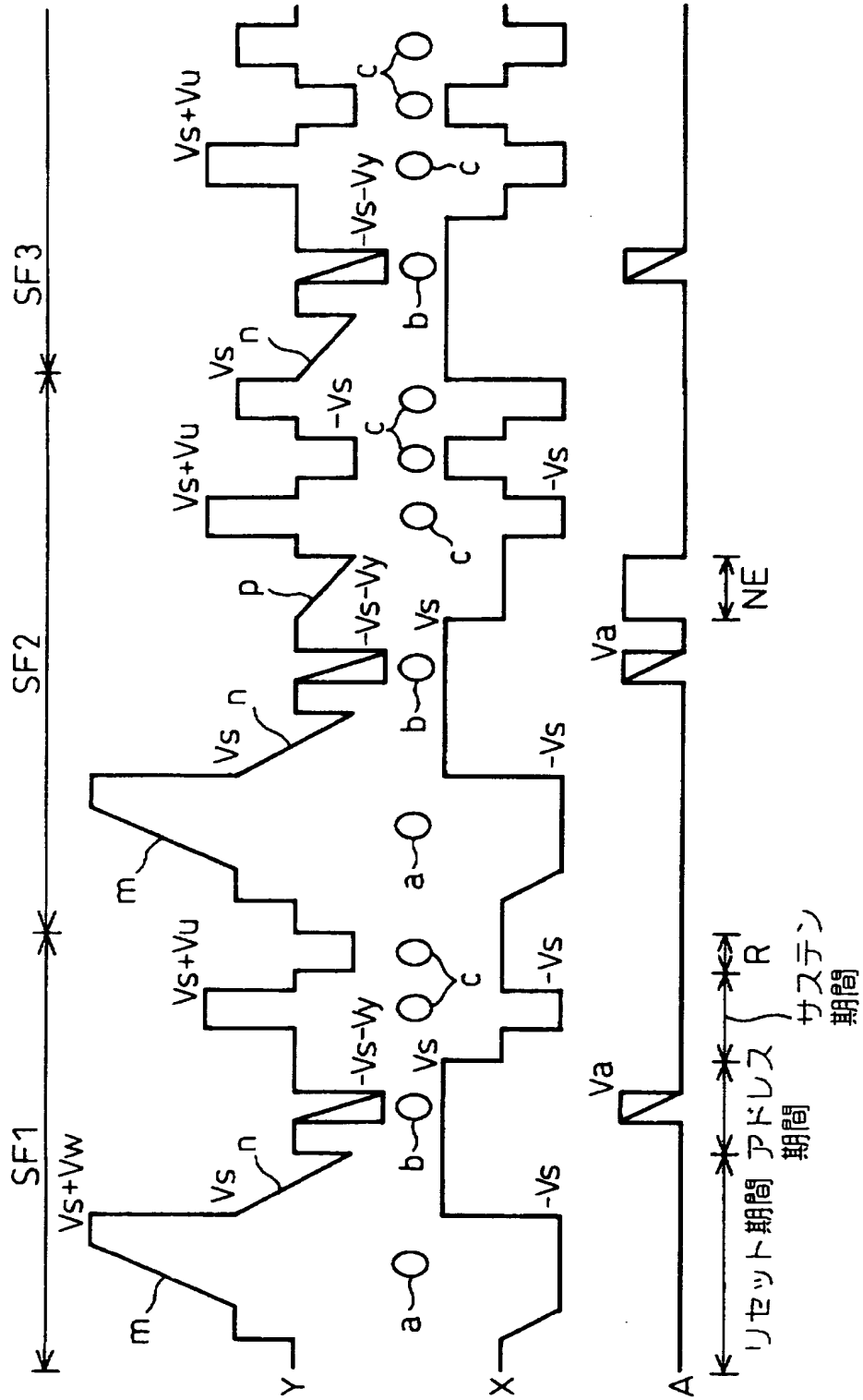
図 8 本発明の第 2 実施例における階調表示

階調	SF 1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	SF 9	SF10	SF11
	1	2	64	32	16	8	4	8	16	32	64
0											
1	○										
2		○									
3	○	○									
6		○					○				
7	○	○					○				
10		○				○					
11	○	○				○					
14		○				○	○				
15	○	○				○	○				
18		○			○						
19	○	○			○						
22		○			○		○				
23	○	○			○		○				
26		○			○	○					
27	○	○			○	○					
30		○			○	○	○				
31	○	○			○	○	○				
34		○		○							
35	○	○		○							
38		○		○			○				
39	○	○		○			○				
42		○		○		○					
43	○	○		○		○					
46		○		○		○	○				
47	○	○		○		○	○				
50		○		○	○						
51	○	○		○	○						
54		○		○	○		○				
55	○	○		○	○		○				
58		○		○	○	○					
59	○	○		○	○	○					
62		○		○	○	○	○				
63	○	○		○	○	○	○				
66		○	○								
67	○	○	○								

【図9】

図 9

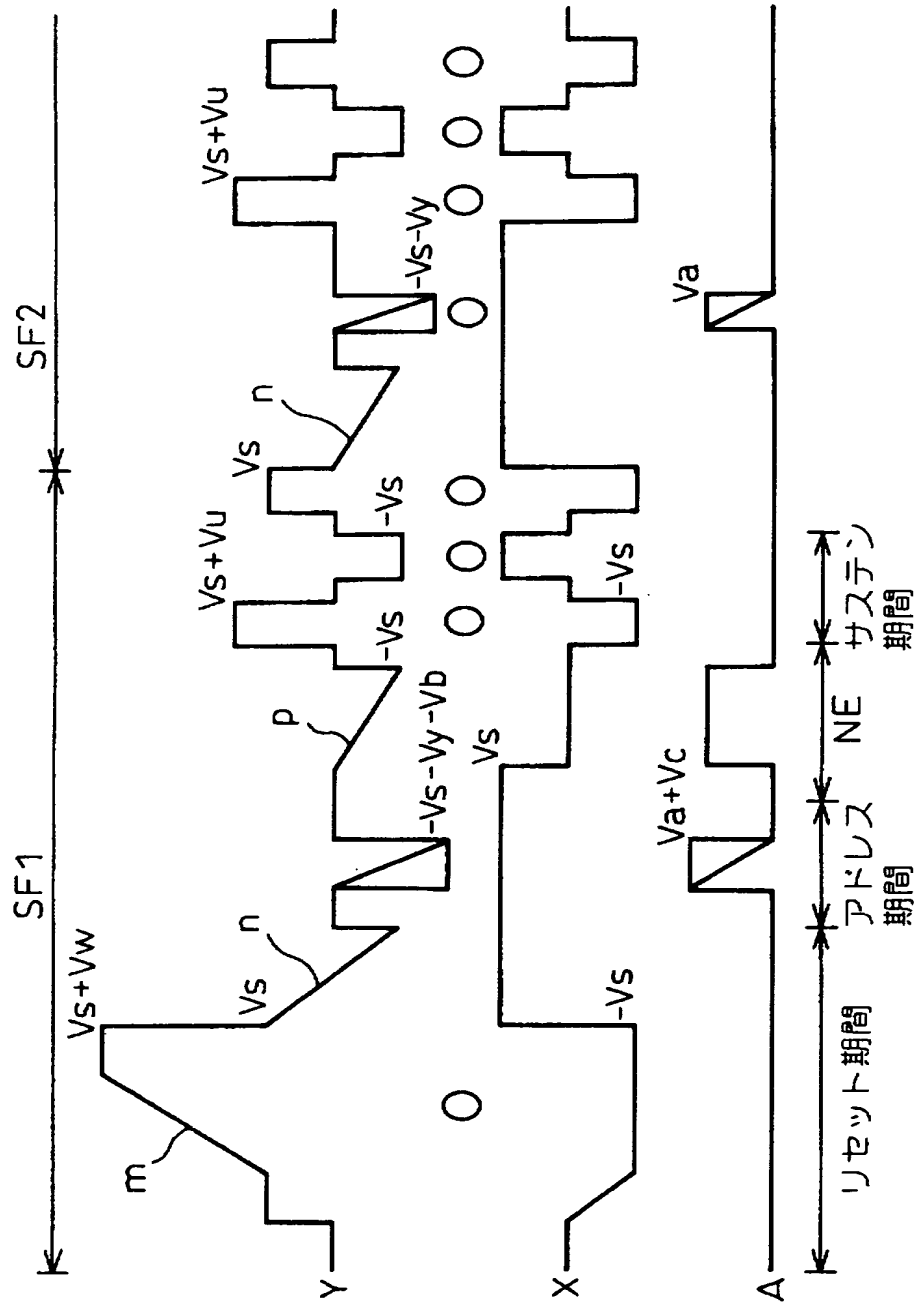
第2実施例の駆動波形



【図 10】

図 10

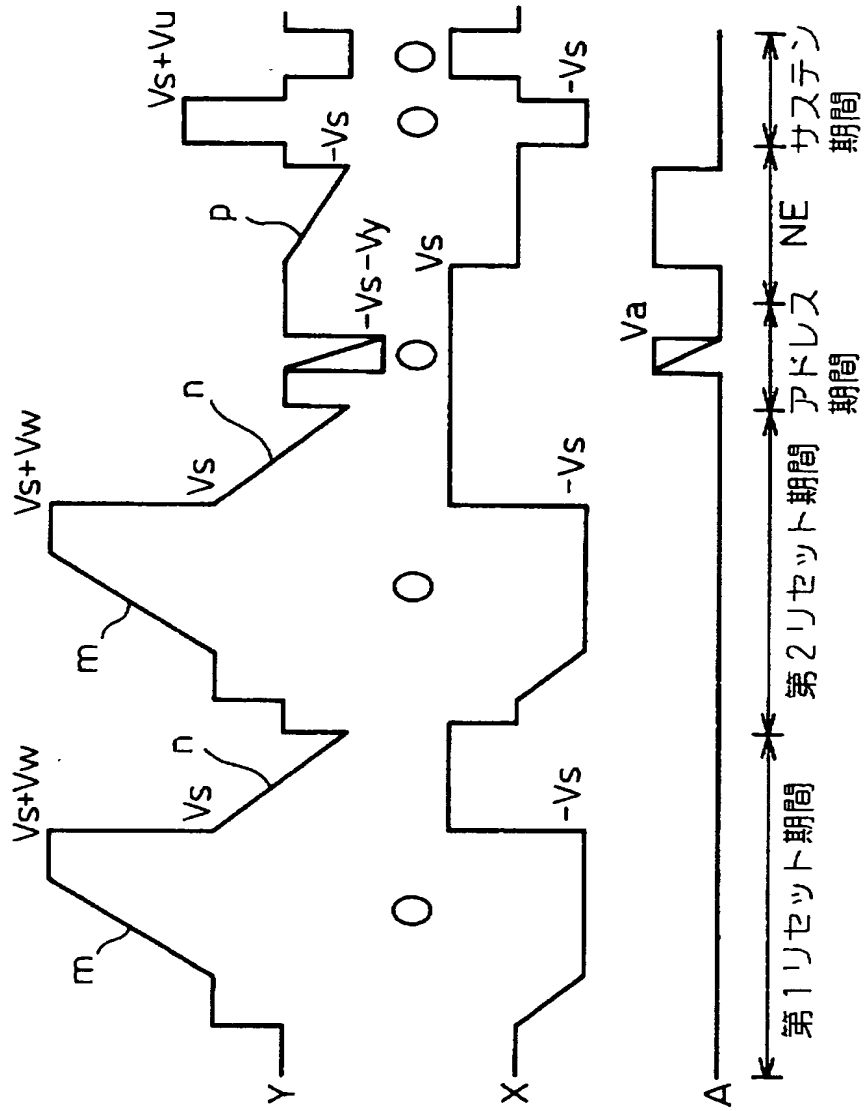
駆動波形の変形例（その 1）



【図 1 1】

図 11

駆動波形の変形例（その 2）



【書類名】 要約書

【要約】

【課題】 背景輝度を低減しても安定してPDPを駆動できる駆動方法の実現。

【解決手段】 1表示フィールドを複数のサブフィールドSF1-SF11で構成し、点灯を行うサブフィールドを組み合わせることにより階調表示を行い、各サブフィールドは少なくとも点灯するセルを書き込むアドレス期間と書き込んだセルを発光するサステイン期間とを備えるプラズマディスプレイパネルの駆動方法であって、1表示フィールド内で点灯するすべてのセルを、所定のサブフィールドSF1で点灯する。

【選択図】 図6

出 願 人 履 歴 情 報

識別番号 [5 9 9 1 3 2 7 0 8]

1. 変更年月日 1 9 9 9 年 9 月 1 7 日

[変更理由] 新規登録

住 所 神奈川県川崎市高津区坂戸3丁目2番1号

氏 名 富士通日立プラズマディスプレイ株式会社